

**CONCISE STATEMENT OF RELEVANCY BETWEEN THE INVENTION
AND MATERIAL**

1. **Japanese Patent Unexamined Laid-Open Publication No. Hei 4-10775**

This discloses a forcedly power off control system in which a power off process is conducted by a cut-off means for conducting an AND process even if a system power controller is not connected to all of connection ports of a unit power controller.

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平4-107715

⑮ Int.Cl.³

識別記号

庁内整理番号

⑬ 公開 平成4年(1992)4月9日

G 06 F 1/26

7832-5B G 06 F 1/00 3 3 4 C

審査請求 未請求 請求項の数 2 (全6頁)

⑭ 発明の名称 強制電源切断制御方式

⑯ 特 願 平2-227193

⑰ 出 願 平2(1990)8月29日

⑱ 発 明 者 喜 多 川 聖 也 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑲ 出 願 人 富 士 通 株 式 会 社 神奈川県川崎市中原区上小田中1015番地

⑳ 代 理 人 弁 理 士 山 谷 皓 榮

明 細 書

1. 発明の名称 強制電源切断制御方式

2. 特許請求の範囲

(1) 複数のシステム・パワー・コントローラ(SPC)と、ユニット・パワー・コントローラ(UPC)を有し、前記複数のシステム・パワー・コントローラ(SPC)によりクロスコール制御を受ける被制御装置を備え、前記複数のシステム・パワー・コントローラ(SPC)からの指令により電源の強制切断を行う強制電源切断制御方式において、

被制御装置側のユニット・パワー・コントローラ(UPC)に、システム・パワー・コントローラの接続状態を検出する手段(10-1、10-2……)と、

該接続状態検出手段の出力を受け強制電源切断信号を発生する手段(20-1、20-2……)を設け、

システム・パワー・コントローラに接続されていない接続ポートが存在したときに該接続ポートの回路に強制電源切断信号を発生せしめたことを特徴とする強制電源切断制御方式。

(2) 強制電源切断信号を発生する手段からの出力を反転する手段(16)と、これらのオア(OR)論理をとる手段(17)と、

強制電源切断信号とのアンド(AND)論理をとる手段(17)を設け、接続ポートの全てにシステム・パワー・コントローラが接続されていない場合でもローカルな電源投入、切断を可能としたことを特徴とする請求項(1)に記載された強制電源切断制御方式。

3. 発明の詳細な説明

(目次)

概要

産業上の利用分野

従来の技術(第4図、第5図)

発明が解決しようとする課題

課題を解決するための手段(第1図)

作用

実施例(第2図、第3図)

発明の効果

(概要)

強制電源切断制御方式に係り、

接続ポートの一部にシステム・パワー・コントローラと接続されていない部分が存在するときでも、接続されたすべてのシステム・パワー・コントローラからの強制電源切断信号を受信したとき電源切断処理が実行できるようにすることを目的とし、

複数のシステム・パワー・コントローラと、ユニット・パワー・コントローラを有し、前記複数のシステム・パワー・コントローラによりクロスコール制御を受ける被制御装置を備え、前記複数のシステム・パワー・コントローラからの指令により電源の強制切断を行う強制電源切断制御方式において、被制御装置側のユニット・パワー・コ

ントローラと接続されていない部分が存在するときでも、接続されたすべてのシステム・パワー・コントローラからの強制電源切断信号を受信したとき電源切断処理が実行できるようにすることを目的とし、

複数のシステム・パワー・コントローラと、ユニット・パワー・コントローラを有し、前記複数のシステム・パワー・コントローラによりクロスコール制御を受ける被制御装置を備え、前記複数のシステム・パワー・コントローラからの指令により電源の強制切断を行う強制電源切断制御方式において、被制御装置側のユニット・パワー・コ

(従来の技術)

第5図は、この発明を適用するに最適なシステムの例であり、2つの電子計算機本体A、Bと、この本体A、Bによって共有される装置Cを示している。2つの電子計算機システムA、Bは共に同一の構成であってよく、図示の例では、CPU 43、MSU 44、CHU(チャネル) 45等の各装置を含んでいる。各装置には、PSU(電源) 42、UPC(ユニット・パワー・コントローラ) 41が接続されている。共有される装置Cはこの例ではSSU(拡張記憶装置) 48であり、この

ントローラに、システム・パワー・コントローラの接続状態を検出する手段と、該接続状態検出手段の出力を受け強制電源切断信号を発生する手段を設け、システム・パワー・コントローラに接続されていない接続ポートが存在したときに該接続ポートの回路に強制電源切断信号を発生せしめたことを特徴とする。

(産業上の利用分野)

本発明は、1つの装置を複数のシステムで共有する場合における装置電源のクロスコール制御方式に係り、特に、この装置の電源を緊急に切断したい場合の強制電源切断方式に関する。

最近の電子計算機システムでは、電子計算機システムを構成する装置に個別に電源装置(パワー・サプライ・ユニット、以下PSUと呼ぶ)と、この電源装置を制御するための制御装置(ユニット・パワー・コントローラ、以下UPCと呼ぶ)を設けると共に、これらのUPCに各種命令を指示するシステム・パワー・コントローラ(以下S

装置にも本体内の装置等と同様、UPC(ユニット・パワー・コントローラ) 46、PSU(電源) 47が接続されている。

このSSU 48は、本体Aまたは本体Bによって共有されており、従って、それぞれのSPC(システム・パワー・コントローラ) 40、40によるクロスコール制御されることになる。

第4図は、従来のクロスコール制御を示す図であり、この場合は、SPC0、SPC1、SPC2の3つのSPCで1つの装置CのUPC3をクロスコール制御する場合を示している。この共有される装置CのUPC3は、通常、UPC3自身で電源の投入・切断を制御するローカル状態と、本体A、B側のSPCからの指示によって電源の投入・切断を制御するリモート状態がある。そして、UPC3がローカル状態にあると、SPC側からの指令がきかないこととなり、緊急に電源切断を実行したい場合にもSPCからの指示では切断が実行されない。

そのため、各SPCとUPC3の間に、UPC

3の状態のリモート・ローカルに関係なく電源切断を実行する強制電源切断信号線4、5、6を設け、この信号線をANDゲート7に接続し、このANDゲートより強制電源切断信号FPOを得る。

このときの論理式は、各SPCよりの強制電源切断信号を FPO_i ($i=0, 1, \dots$)として、下記のとおりである。

$$FPO = FPO_0 \cdot FPO_1 \cdots FPO_n$$

FPO :UPCが制御する強制電源切断信号、本信号が「1」の場合、強制電源切断処理を実行する。

FPO_i ($i=0, 1, \dots$):各FPCからの強制電源切断信号、本信号が「1」の場合、 FPO_i から強制電源切断指示が送出されていることを示す。

これにより、各SPCより強制電源切断信号を受信した場合にはUPC3のリモート・ローカル状態に関係なく、装置Cの電源を切断することが

する。

〔課題を解決するための手段〕

上述の課題を解決するため、本発明では、複数のSPCから制御されるUPCの強制電源切断方式において、UPCのSPC接続ターミナルにSPCの接続状態を認識する手段を設け、SPCが接続されていない接続ターミナルでは自動的に強制電源切断信号を発生するように構成している。

第1図はこの発明の原理ブロック図を示す。図において、第4図の従来例と同じ部材には同一の番号を付与してあるので、これらの部材の詳細な説明は省略する。

本発明では、装置C内のUPC3の接続ターミナルにそれぞれ接続状態認識手段10-1、10-2、10-3……を設けると共に、接続状態認識手段10-1、10-2、10-3……からの信号によって強制電源切断信号を発生する強制電源切断信号発生手段20-1、20-2、20-3……を設けこれらの信号をORゲートを介して、

可能となる。全てのSPCより切断信号を受信したときのみ強制電源切断を可能としたのは、一つのSPCでも装置Cを使用中であるときには切断を不可とするためである。

〔発明が解決しようとする課題〕

以上に述べた従来の強制電源切断制御方式では、UPC3が接続可能なSPCのポート数より少ないSPCしか接続されていない場合、即ち、第4図において、2つのポート30が未使用である場合には、3つのSPCの全てが強制電源切断信号を出していたとしても、UPC3からみて全てのSPCより強制電源切断信号を受信していないことになり、強制電源切断処理を実行できないという課題を有している。

本発明はこのような点に鑑みてなされたものであり、接続されている全てのSPCから強制電源切断信号を受信した場合には、UPCの接続状態にかかわらず電源切断処理を実行できるようにした強制電源切断制御方式を提供することを目的と

ANDゲート7に入力している。

〔作用〕

SPCが接続されていない接続ターミナルでは接続状態認識手段がそれを検出し、強制電源切断信号発生手段に指令を送ってこれを動作させ、自動的に強制電源切断信号を発生させる。このため、SPCが接続されていない接続ターミナル30からは、ANDゲート7に常に強制電源切断信号が送られていることになる。

このため、UPC3がUPCに接続された他の全てのSPCから強制電源切断信号を受信した場合には、UPCにおいて確実に強制電源切断処理を実行できることとなる。

〔実施例〕

第2図は本発明の第1の実施例を示す。第2図において、第1図と同一の部材には同一の番号を付与しているので、これらの部材の詳細な説明は省略する。

この第1の実施例においては、UPCからSPCに対して更に信号線8、9、10を接続し、ここから接続状態を示す信号*CNCT_i (i=0、1、2)を得て接続状態を認識し、抵抗を介して5ボルトの電源を接続して強制電源切断信号発生手段としている。

これをより詳細に説明すると、第2図に示すとおり、信号線8、9、10が接続されるUPC側の配線に抵抗Rを介して5ボルトの電源を接続すると共に、信号線8、9、10をSPCに接続した場合にSPC側で、この信号線をアースするよう構成している。

従って、5ボルトの電位がアースされ、この信号線が「0」レベルになったときに、SPC接続状態と判断することとなる。信号線8、9、10をSPCに接続しない場合は、この信号線はアースされないで5ボルト即ち「1」レベルとなる。

この接続状態を示す信号*CNCT_i (i=0、1、2)と、強制電源切断信号FPO_i (i=0、1、...)をORゲート11、12、13、

14.....を介してANDゲートに入力することになる。

2つの接続ターミナル30が接続されていない場合の動作を説明すると、ORゲート14、15の一方の入力が常に「1」であり、これは強制電源切断信号を受信している状態と同じとなる。したがって、UPC3に接続されている全てのSPCから強制電源切断信号が発生されるとANDゲート7の入力の全てが「1」レベルとなり、UPCで処理する強制電源切断信号FPOが「1」になって、強制電源切断が実行される。

以上の制御を論理式で示すと、以下のとおりとなる。

$$FPO = (FPO0 + *CNCT0) \cdot (FPO1 + *CNCT1) \cdots (FPOn + *CNCTn)$$

FPO: UPCが制御する強制電源切断信号、本信号が「1」の場合、強制電源切断信号を実行する。

FPO_n: 各SPCからの強制電源切断信号、本信号が「1」の場合、各SPCから強制電源切

断指示が送出されていることを示す。

*CNCT_n: 各SPCの接続信号、本信号が「0」の場合、SPCが接続されていることを示す。

第2図に示したこの第1の実施例では、UPCにおける全てのSPCの接続ポートが未接続の場合、UPCのFPC信号は「1」となり、擬似的に全てのSPCから「FPO_n」信号が送出されている状態となり、ローカルによる電源投入ができない。つまり、UPCのどのポートにもSPCが接続されていない状態では、UPCの電源投入が不可能な状態にとどかってしまう。

第3図は本発明の第2の実施例であり、この場合はこのような欠点をなくし、UPCのどのポートにもSPCが接続されていない状態でも、UPCの電源投入を可能としたものである。

この実施例の場合にも第2図に示した第1の実施例と同一の部材には同一の番号を付与しているので、これらの部材の詳細な説明は省略する。

この実施例では、第2図に示した第1の実施例のものに対して、更にNOTゲート群16とAN

Dゲート17を設けている。そして、UPC3内でNOTゲート群16を接続信号*CNCT_nの信号線に接続し、各SPCの接続信号*CNCT_nをNOTゲート群16を介してANDゲート18に入力する。ANDゲート18のもう一方の入力端にANDゲート7の出力を接続する。

この論理式は、以下のとおりとなる。

$$FPO = (CNCT0 + CNCT1 \cdots + CNCTn) \cdot (FPO0 + *CNCT0) \cdot (FPO1 + *CNCT1) \cdots (CNCTn + *CNCTn)$$

CNCT_n: CNCT信号の反転論理、本信号が「1」の場合、SPCが接続されていることを示す。

これにより明らかなように、全てのSPCが接続されていない場合は、

$$(CNCT0 + CNCT1 + \cdots + CNCTn)$$

の項が「0」となり、UPCが処理するFPO信号は「0」であり、UPCはローカルによる電源投入・切断制御が実行可能となる。

以上本発明の実施例では、いずれもハードウェアによるSPCの接続認識手段を示したが、ファームウェアによっても論理式で示した制御が可能

なことは明らかであり、本発明が実施例のみに制限されるものではない。

(発明の効果)

以上述べてきたとおり、本発明によれば複数のSPCに制御されるUPCの強制電源切断制御において、UPCが持っている対SPCの接続ポートを全てにSPCが接続されていない場合でも、接続されているSPCの全てから強制電源切断指示を受信すると、UPCは強制電源切断処理を実行することができる。

また、必要に応じてUSPになにもSPCが接続されていない場合でもUSPのローカルによる電源投入・切断処理が可能となる。

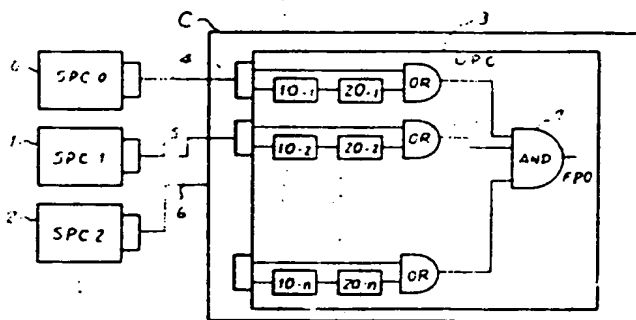
4. 図面の簡単な説明

第1図は本発明の原理を示すブロック図、
第2図は本発明の第1の実施例を示す図、
第3図は本発明の第2の実施例を示す図、
第4図は従来例を示す図、

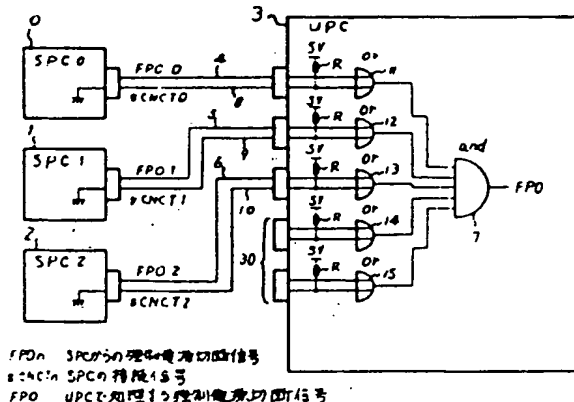
第5図は本発明を適用するに最適な電子計算機システムの概要を示す図である。

- 0, 1, 2 … システム・バリー・コントローラ (SPC)
- 3 … ユニット・パワー・コントローラ (UPC)
- 4, 5, 6 … 強制電源切断信号用の信号線
- 7, 18 … ANDゲート
- 8, 9, 10 … SPCの接続信号用の信号線
- 11, 12, 13, 14, 15, 17 … ORゲート
- 16 … NOTゲート群

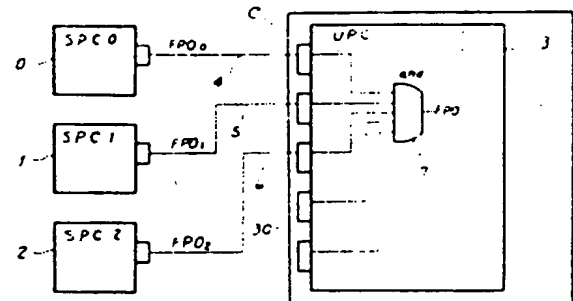
特許出願人 富士通株式会社
代理人弁理士 山 谷 略 榮



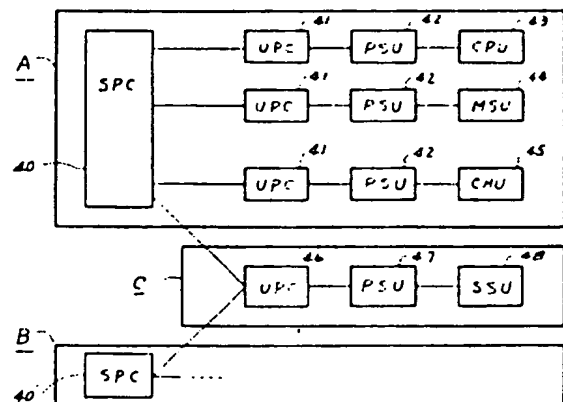
第1図 本発明の原理図



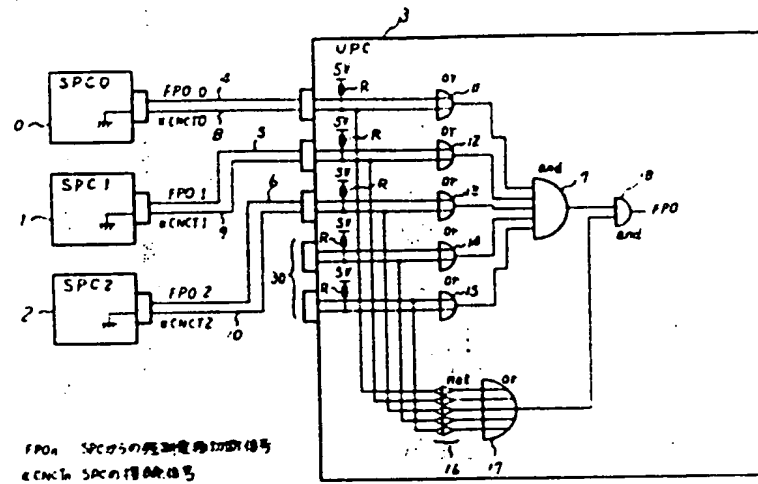
第2図 本発明の第1の実施例を示す図



第4図 従来例を示す図



第5図 本発明を適用するに最適な電子計算機システムを示す図



第3図 本発明の第2の実施例を示す図